

PUBLICATION NUMBER : 63261326
 PUBLICATION DATE : 28-10-88

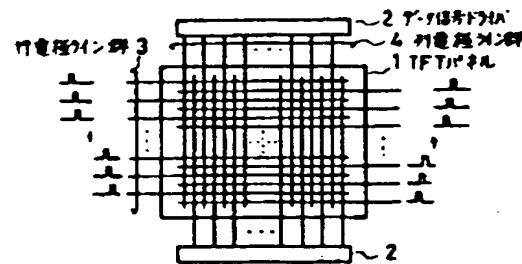
APPLICATION DATE : 20-04-87
 APPLICATION NUMBER : 62096904

APPLICANT : SEIKO INSTR & ELECTRONICS LTD;

INVENTOR : OTA MASAHIKO;

INT.CL. : G02F 1/133 G02F 1/01 G09G 3/36
 H04N 5/66

TITLE : CIRCUIT FOR DRIVING
 ELECTROOPTIC DEVICE



ABSTRACT : PURPOSE: To reduce irregularity in brightness on the average by scanning select pulses of an address signal reversely between two split gate line groups in every other row.

CONSTITUTION: A TFT panel 1 consists of a 1st substrate where a column electrode line (drain line) group 4 and a row electrode line (gate line) group 3 are arranged in a matrix and a picture element and a picture element selection transistor (TR) are formed at each intersection, a 2nd substrate which has a common electrode arranged over the entire surface, and a liquid crystal layer sandwiched between the two substrates. Then row electrode lines are led out alternately to the right and left and the scanning order of select pulses supplied to the left row electrode line group is made opposite from the scanning order of select pulses supplied to the right row electrode line group. Consequently, brightness differences between lines are uniformed by areas and the irregularity in the brightness in an image plane is eliminated.

COPYRIGHT: (C) JPO

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
 ⑪ 公開特許公報 (A) 昭63-261326

⑫ Int. Cl. 1	識別記号	厅内整理番号	⑬ 公開 昭和63年(1988)10月28日
G 02 F 1/133	3 3 2	8708-2H	
1/01		B - 8106-2H	
G 09 G 3/36		8621-5C	
H 04 N 5/66	1 0 2	B - 7245-5C	審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 電気光学装置の駆動回路

⑮ 特願 昭62-96904

⑯ 出願 昭62(1987)4月20日

⑰ 発明者 太田 昌彦 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内
 ⑱ 出願人 セイコー電子工業株式 東京都江東区亀戸6丁目31番1号
 会社
 ⑲ 代理人 弁理士 最上務 外1名

明細書

1. 発明の名称

電気光学装置の駆動回路

2. 特許請求の範囲

(1) マトリクス配列した各西素毎に西素選択トランジスタを有し、各西素選択トランジスタのドレン電極は列毎に共通なドレン線に接続され、各西素選択トランジスタのゲート電極は行毎に共通なゲート線に接続され外部に取り出されていて、ドレン線からは選択されている西素に対応する西像信号が西素毎にもしくは行毎にまとめ一括して供給されており、ゲート線からは西素を選択するための選択パルスがフレーム周期を時分割する形で供給されている電気光学装置において、該ゲート線が一本おきに左右に別々に取り出されており、左端子から供給される選択パルスと右端子から供給される選択パルスの走査方向を逆に設定していることを特徴とする電気光学装置の駆動回路。

3. 発明の詳細な説明

(産業上の利用分野)

液晶表示装置、プリンタ用シャッタ等に用いられる薄膜トランジスタ（以下TFTと称す）などを用いた、いわゆるアクティブマトリクス型電気光学装置において、西面内輝度ムラの目立たない良質な表示品質を維持するための駆動回路方式に関する。

(発明の概要)

この発明は、アクティブマトリクス型電気光学装置に関して、西像信号の供給が液晶の寿命確保などの点から対向電極電位に対して、一定の周期（フレーム周期）毎に極性を反転させて加えられているため、アドレス信号の走査順に輝度の違いが認められる場合があり、西面位置により輝度ムラとして現れる。これを解決するため行毎に印加されるアドレス信号の選択パルスの走査順序を行一つおき毎に2つに分割されたゲートライン群の間で逆に走査する様設定することにより、平均的に輝度ムラを緩和し良質な西面品質を出せるよう

特開昭63-261326(2)

にした。

(従来の技術)

画質の点で高品質、高コントラストが望め液晶表示装置はもとより液晶プリンタ等などへの応用も期待されているアクティブマトリクス型電気光学装置、とりわけその中でも各画素ごとに画素選択トランジスタとしてTFTを配した構造のものは近年実用化が多く進められており、その優位性が実証されて来ている。

第2図はアクティブマトリクス型電気光学装置の回路図で、データ信号を供給するための列電極ライン群4とアドレス信号を供給するための行電極ライン群3がマトリクス状に交差配置されており、その交差部にそれぞれ画素選択用のTFT5が作り込まれている。前記のごとくライン及び薄膜素子の作り込まれた基板とコモン電極を一面に配した対向基板とを挟み、その間に液晶6を封止した構造によりなっている。さらに通常画素に保持される電圧がTFT5や液晶6を介してのリードにより低下するのを防止するために補助コン

デンサ7が内蔵されているのが一般的である。

任意のデータ信号供給ライン4から供給されたデータ信号は時分割されたアドレス信号に同期して任意の画素に書き込まれる。第3図にその画像信号とアドレス信号の印加条件を示す、フレーム周期12倍に対向基板に配されたコモン電極の電位11をほぼ中心にして極性を反転させてデータ信号(画像信号)14を各列毎に供給する。その際、各行毎には画像信号14と同期させて選択パルス13をアドレス信号として供給している。又、前記印加条件を表すグラフは、1フレーム周期中比較的早い時間にサンプリングされた例と1フレーム周期中の最後のほうでサンプリングされた例に分けて示してある。同様に第4図は、第3図で示される条件での実際の画素電位の保持特性を示すグラフを表す。前にも述べた通り、画像信号14は対向基板に配されたコモン電極の電位11をほぼ中心にしてフレーム周期ごとに極性を反転させ各列ごとに供給されているわけだが、第3図(1)のごとく1フレーム周期中比較的早い時間にサンプリングされ

た場合、実際の画素電位の保持状態は第4図(1)に示すように、任意の画像信号を選択パルス13でサンプリングした後、画素電位15はほぼ1フレーム周期の間一定電位に保持されており、サンプリングされた時点での画像信号に対応した階調表示がほぼ期待できるのに比べて、第3図(1)のごとく1フレーム周期中の最後の方でサンプリングされた場合、実際の画素電位の保持状態は第4図(2)に示すように、任意の画像信号を選択パルス13でサンプリングした後、画素電位15は時間とともに減衰して行き平均的な電位はサンプリングされた時点での画像信号に対応するレベルに満たず適切な階調表示が期待できない現象が認められるため、画面内で輝度ムラとして表れてくる。これは第3図(2)に示されるサンプリング条件では保持期間のはとんどの時間、ドレイン電極に加わる平均的な電位レベルはサンプリング時のレベルと大きく異なる(その大きさはサンプリング時のレベルと比べ対向基板に配されたコモン電極の電位11を基準にその極性を異とするレベルで、すなわち液晶両端に印加される電圧レベルのはば倍程度のもの)ためドレイン・ソース間電圧が高くなり、いわゆるもれ電流が大きくなる。このため、画素電位15の変動が生じトータルでの平均電位は、サンプリング時のレベルに対応しなくなるためである。

前記サンプリング条件の違いによる不具合は、画素選択トランジスタのOFF条件でのもれ電流特性が電圧依存性を持たない理想的なものであれば現れてこないはずであるが、実際のトランジスタ特性は理想的なものからは多少はれており、現実問題としてももれ電流の電圧依存性が認められている。

(発明が解決しようとする問題点)

前記のごとく構成されているアクティブマトリ

特開昭63-261326(3)

クス型電気光学装置において、前述のように画像はその供給が液晶の寿命確保などの点から対向電極電位に対してシーム周期毎に順次を反転させて加えられているため、走査順から見て始めるほうに書き換えた西素電位の保持特性と終わりのほうに書き換えた西素電位の保持特性では保持期間における外部電位の影響が大幅に異なるため、結果的に液晶両端にフレーム周期内で平均的に印加される電位が異なり、輝度のムラとして認められる。

〔問題点を解決するための手段〕

本発明は、前述の問題点を解決するために、行毎のゲートはを一本おきに左に取り出し左のゲート線群と右のゲート線群で、フレーム周期内の走査順を変えることにより、平均的に画面内の輝度ムラを解消し、表示品質を向上させた。

〔作用〕

走査順によりその時間的位置で輝度差が生じるため、行分割されているラインを一本おきに走査順から見て逆の関係になる様配置することによっ

て、ラインごとの輝度差は残るもののがラインまとめた領域内では輝度差は平均化され領域的な輝度ムラとしては認められない。

〔実施例〕

以下にこの発明の実施例を図面に基づいて説明する。第1図は、本発明におけるアドレス信号の印加条件を示すもので、列電極ライン(ドレンライン)群4と行電極ライン(ゲートライン)群3がマトリクス状に配され各交点に西素及び西素選択トランジスタが作り込まれている第1の基板と共に電極を一面に配した第2の基板と前記2枚の基板に挟持された液晶層とからなるTFTパネル1に、データ信号ドライバ2から選択パルスとしてのアドレス信号ドライバから選択パルスとしてのアドレス信号を供給しているが、この際、行電極ラインを左右に交互に引き出し左の行電極ライン群へ供給する選択パルスの走査順と右の行電極ライン群へ供給する選択パルスの走査順を逆になる様に設定することにより、ラインごとの輝度差を平均化し、領域的な輝度ムラを解消した。

〔発明の効果〕

この発明は以上説明したように、サンプリング位置によりラインごとの輝度差を生じてしまう現象を、アドレス信号の走査順を組み替えることにより、領域的に平均化して画面内の輝度ムラとしては現れない様工夫したもので、表示装置の画像評価の項目として最重要点である画面内の表示ムラに關し、解決策を与えるものである。

4. 図面の簡単な説明

第1図は、本発明におけるアドレス信号の印加条件を示す図で、第2図は、アクティブラーマトリクス型電気光学装置の回路図で、第3図(1)、(2)は、画像信号とアドレス信号の印加条件を示す波形図、第4図(1)、(2)は、西素電位の保持特性を示すグラフである。

- 1 ··· TFTパネル
- 2 ··· データ信号ドライバ
- 3 ··· 行電極ライン群

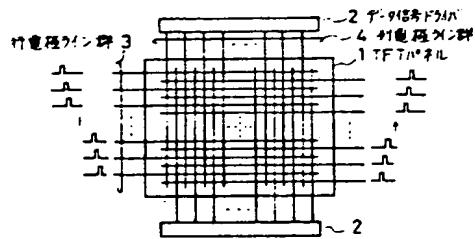
- 4 ··· 列電極ライン群
- 5 ··· TFT
- 6 ··· 液晶
- 7 ··· 補助コンデンサ
- 11 ··· コモン電極の電位
- 12 ··· フレーム周期
- 13 ··· 選択パルス
- 14 ··· 画像信号
- 15 ··· 西素電位

以上

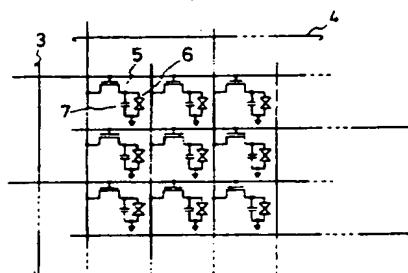
出願人 セイコー電子工業株式会社

代理人 弁理士 井上 雄 (他)

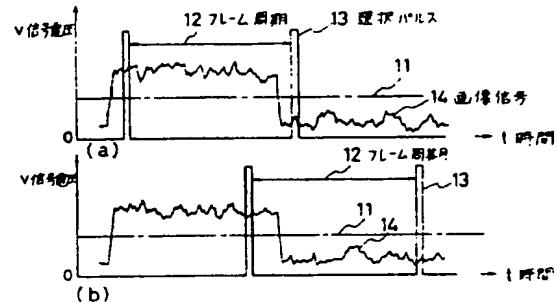
特開昭63-261326 (4)



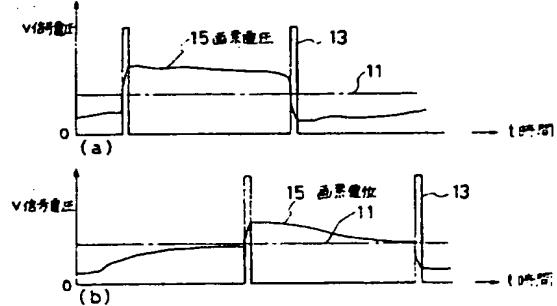
本発明におけるアドレス信号の印加条件を現わす図
第 1 図



アクティブマトリクス型電気光学装置の回路図
第 2 図



画素電圧とアドレス信号の印加条件
第 3 図



画素電圧の保持特性を示すグラフ
第 4 図

/2 (Item 1 from file: 351)

SiALOG(R) File 351:Derwent WPI

(c) 2002 Thomson Derwent. All rts. reserv.

007715875 **Image available**

WPI Acc No: 1988-349807/ 198849

Quality resolution maintenance LCD cell matrix exciter - equalises
brightness of screen by reversing each address signal impression order of
right and left row electrodes NoAbstract Dwg 1,2/4

Patent Assignee: SEIKO DENSHI KOGYO KK (DASE)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 63261326	A	19881028	JP 8796904	A	19870420	198849 B

Priority Applications (No Type Date): JP 8796904 A 19870420

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
-----------	------	--------	----------	--------------

JP 63261326	A	19		
-------------	---	----	--	--

?

THIS PAGE BLANK (USPTO)

CLIPPEDIMAGE= JP363261326A

PAT-NO: JP363261326A

DOCUMENT-IDENTIFIER: JP 63261326 A

TITLE: CIRCUIT FOR DRIVING ELECTROOPTIC DEVICE

PUBN-DATE: October 28, 1988

INVENTOR-INFORMATION:

NAME

OTA, MASAHIKO

ASSIGNEE-INFORMATION:

NAME

SEIKO INSTR & ELECTRONICS LTD

COUNTRY

N/A

APPL-NO: JP62096904

APPL-DATE: April 20, 1987

INT-CL (IPC): G02F001/133;G02F001/01 ;G09G003/36
;H04N005/66

US-CL-CURRENT: 345/100,349/51

ABSTRACT:

PURPOSE: To reduce irregularity in brightness on the average by scanning select pulses of an address signal reversely between two split gate line groups in every other row.

CONSTITUTION: A TFT panel 1 consists of a 1st substrate where a column electrode line (drain line) group 4 and a row electrode line (gate line) group 3 are arranged in a matrix and a picture element and a selection transistor (TR) are formed at each intersection, a 2nd substrate which has a common electrode arranged over the entire surface, and a liquid crystal layer sandwiched between the two substrates. Then

THIS PAGE BLANK (USPTO)

row electrode lines
are led out alternately to the right and left and the
scanning order of select
pulses supplied to the left row electrode line group is
made opposite from the
scanning order of select pulses supplied to the right row
electrode line group.
Consequently, brightness differences between lines are
uniformed by areas and
the irregularity in the brightness in an image plane is
eliminated.

COPYRIGHT: (C)1988,JPO&Japio

THIS PAGE BLANK (USPTO)

DERWENT-ACC-NO: 1988-349807
DERWENT-WEEK: 198849
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Quality resolution maintenance LCD cell matrix
exciter - equalises
brightness of screen by reversing each address signal
impression order of right
and left row electrodes NoAbstract Dwg 1,2/4

PATENT-ASSIGNEE: SEIKO DENSHI KOGYO KK [DASE]

PRIORITY-DATA: 1987JP-0096904 (April 20, 1987)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES	MAIN-IPC	
JP 63261326 A	October 28, 1988	N/A
019	N/A	

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP63261326A	N/A	1987JP-0096904
April 20, 1987		

INT-CL (IPC): G02F001/13; G09G003/36 ; H04N005/66

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

TITLE-TERMS:

QUALITY RESOLUTION MAINTAIN LCD CELL MATRIX EXCITATION
EQUAL BRIGHT SCREEN
REVERSE ADDRESS SIGNAL IMPRESS ORDER RIGHT LEFT ROW
ELECTRODE NOABSTRACT

DERWENT-CLASS: P81 P85 T04 U14 W03

EPI-CODES: T04-H03B; U14-K01A3; W03-A08B;

THIS PAGE BLANK (USPTO)